

■原 著■ 2019 年度神奈川大学総合理学研究所共同研究助成論文

IIa 型 CVD ダイヤモンド基板に n 型ドーパント元素をイオン注入し ポストアニールによって形成した電気伝導層の電気特性

中田穰治^{1,2} 稲垣俊哉¹ 関 裕平¹ 星野 靖¹

Electrical Properties of IIa-Type Diamond Substrates Implanted
with n -Type Dopant Elements and Those After Annealing

Jyoji Nakata^{1,2}, Toshiya Inagaki¹, Yuhei Seki¹ and Yasushi Hoshino¹

¹ Department of Mathematics and Physics, Faculty of Science, Kanagawa University, Hiratsuka-City, Kanagawa 259-1293, Japan

² To whom correspondence should be addressed, E-mail: nakatj01@kanagawa-u.ac.jp

Abstract: We measured sheet resistances of IIa-type diamond substrates implanted with P ions at a 900°C substrate temperature and room temperature (RT). Also, O ions were implanted at RT only. P and O elements have been considered possible donor candidates in diamond substrates. However, there has been no report on successfully achieving n -type conductivity using ion implantation methods in reproducible and reliable ways. Electrical measurements were performed just after implantation and after subsequent annealing at 1150°C and 1300°C. Concerning P-implanted samples at 900°C, we recorded activation energy of 0.6 eV for samples after implantation and after 1150°C post-annealing with flat and average concentrations of $5.0 \times 10^{19}/\text{cm}^3$ and $5.0 \times 10^{20}/\text{cm}^3$. This 0.6 eV value was obtained within a 300~600°C temperature range and corresponded to marked P activation energy. Concerning O-implanted samples at RT, sheet resistances show higher values with increasing but not decreasing temperatures. This hysteresis phenomenon also appeared in RT P-implantation cases. It can be concluded that in both P and O RT-implanted cases, defects introduced during implantation would be annealed during sheet resistance measurements in the increasing temperature stage. It is suggested that 900°C implantation is favorable for RT implantation, in the sense of achieving activation energy of 0.6 eV, which is thought to be the ionization energy of P-implanted samples. However, in almost all samples measured in the present experiments, we cannot judge n -type conduction by Hall Effect measurements. This fact strongly suggests that hopping conduction occurred in the sub-band formed in the wide band gap in the diamond substrate. It is suggested that this sub-band is formed by secondary defects consisting of stacking faults or dislocations resulting from primary defects of vacancies and interstitials introduced by RT ion implantation. It is proposed that the IBIEC (Ion-Beam-Induced Epitaxial Crystallization) method is favorable to any other annealing method such as furnace annealing, rapid thermal annealing, and electron or laser beam annealing, in order to reduce secondary defects that might cause the formation of a conductive sub-band in the wide-band gap of the diamond substrates. This is because IBIEC is a low-temperature annealing method involving a non-equilibrium process. Low temperature decreases the formation of secondary defects, resulting in reducing the formation of conductive sub-bands. Eventually, hopping conduction would not occur, and p -type or n -type conduction might be expected. It is concluded that fundamental and basic research is needed on the mechanism of defect formation during ion implantation into diamond substrates, and on the mechanism of secondary defects during electrical measurement and annealing.

Keywords: ion implantation, diamond, hopping conduction, ion-implanted defects

序論

現代社会は電力によって成り立っている。スマートフォンをはじめ、テレビや冷蔵庫といった家電、車や電車、飛行機などの輸送機器など、身の回りの多くの製品が電力によって動作している。しかし、電力に頼りすぎた結果、地球温暖化などの環境問題や、石油や天然ガスの枯渇といったエネルギー問題が取り上げられ、省エネが叫ばれるようになってきている。そこで注目されているのが、パワーエレクトロニクスがある。パワーエレクトロニクスとは、主に電力変換や制御、輸送、供給などに関わる技術であり、近年の高密度記録、エンジン制御、移動体通信等の技術進歩に伴い、盛んに研究が続けられている。パワーエレクトロニクスのシステム構築に大きな役割を果たしているのが、半導体パワー電子デバイスである。この電子デバイスの基板として今までSiが用いられてきた。しかし、Siそのものの性能限界が近づいてきており、Siパワー電子デバイスのさらなる改良は困難であると考えられている。そこで、新たな半導体素材としてワイドギャップ半導体が注目されている。

ワイドギャップ半導体とは、Siよりもバンドギャップが大きい半導体の総称である。主なワイドギャップ半導体には、SiCやGaN、ダイヤモンドが挙げられる(図1)。特にダイヤモンドは、広いバンドギャップ、高熱伝導率、高い絶縁破壊電界、高キャリア移動度など、ワイドギャップ半導体の中でも多くの優秀な物性を持っているため、次世代型パワー電子デバイス素材として期待されているが、実用化への課題が多いのが現状である。

ダイヤモンド半導体実用化への課題の1つに、不純物導入がある。半導体内に不純物を導入する方法は、CVD (Chemical Vapor Deposition) での成膜中に不純物ガスを用いるか、イオン注入によって基板内に直接イオンを打ち込むかの2通りがある。CVD

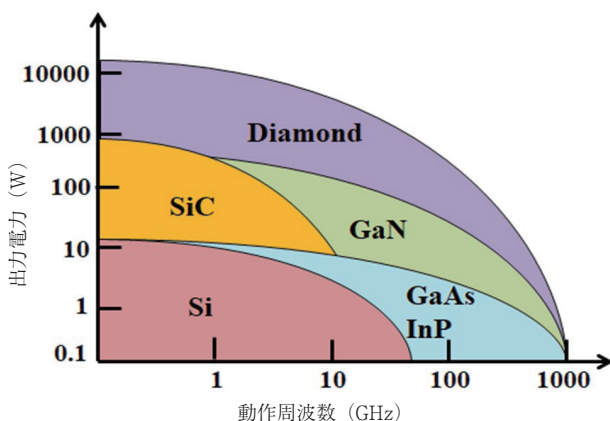


図1. 各種半導体の動作領域。

法では、 PH_3 (ホスフィン) を不純物ガスとして導入して作製したn型ダイヤモンド半導体が、ホール効果測定よりn型伝導が確認されている¹⁾。しかし、CVD法では素子の微細化や複雑な導入層の形成、不純物濃度の調節が難しい。一方、イオン注入では、注入による結晶欠陥や導入した不純物の電気的活性化が難しいといったことから、n型伝導の報告はされていない。しかし、注入領域や注入量の制御がしやすい、不純物がガスでなくても注入が可能であることから、ダイヤモンド半導体の実用化には必要不可欠な技術である。課題である注入欠陥の低減や導入した不純物の活性化には、高温イオン注入やポストアニール処理が有効であると考えられている。

本研究室の最終目的は、高品質ダイヤモンド基板にイオン注入とポストアニールによって、基板に導入した不純物の電気的活性化を図ることである。今まで注入欠陥の低減と導入した不純物の置換や活性化を狙い、Element Six社製タイプIIa型CVDダイヤモンド基板に対し、基板温度を高温の900℃にしてイオン注入とポストアニールによってダイヤモンド半導体を作製している。しかし、B注入実験で基板温度室温でのイオン注入でも非常に良好な結果が得られた^{2,3)}。

そのため本研究では、基板温度を室温と900℃に保ってイオン注入した。ポストアニール温度は1150℃と1300℃で、注入イオン種はn型の代表的なドナー元素であるPまたはOを平坦な平均濃度が $1.2,5 \times 10^{19}/\text{cm}^3$ になるようにイオン注入した。その後電気特性評価を行なった。

材料と方法

P, Oイオン注入とポストアニールの条件および電気的測定方法

測定した基板は、Element Six社製タイプIIa型CVDダイヤモンドを使用した。この基板に対し、基板温度を室温または900℃で、PまたはOイオン注入を行った。基板表面から深さ100nmまで注入したドーパント濃度を一定にするため多段注入を行なった。多段注入によって伝導層に幅を持たせた理由は、伝導層の厚さを定義するためと、伝導層を広くすることで電流を流しやすくするためである。

イオン注入時の注入エネルギーとドーズ量を決定するため、TRIMシミュレーションを行った。図2にP注入のTRIMシミュレーション結果、図3にO注入のTRIMシミュレーション結果を示す。P注入では、基板表面から深さ100nmまで、平坦な平均P濃度が $5.0 \times 10^{19}/\text{cm}^3$ と $5.0 \times 10^{20}/\text{cm}^3$ での900℃注入と、 $1.0 \times 10^{19}/\text{cm}^3$ での室温注入を行なった。

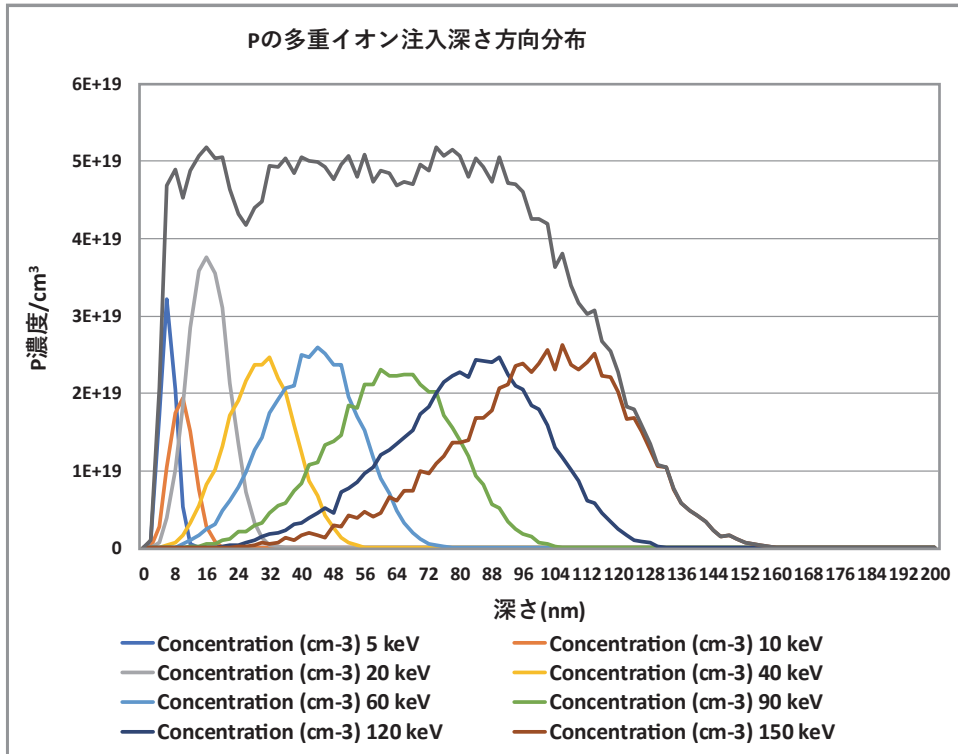


図 2. P⁺ を 5~150 keV でダイヤモンド基板へ注入した時の注入イオンの深さ方向分布.

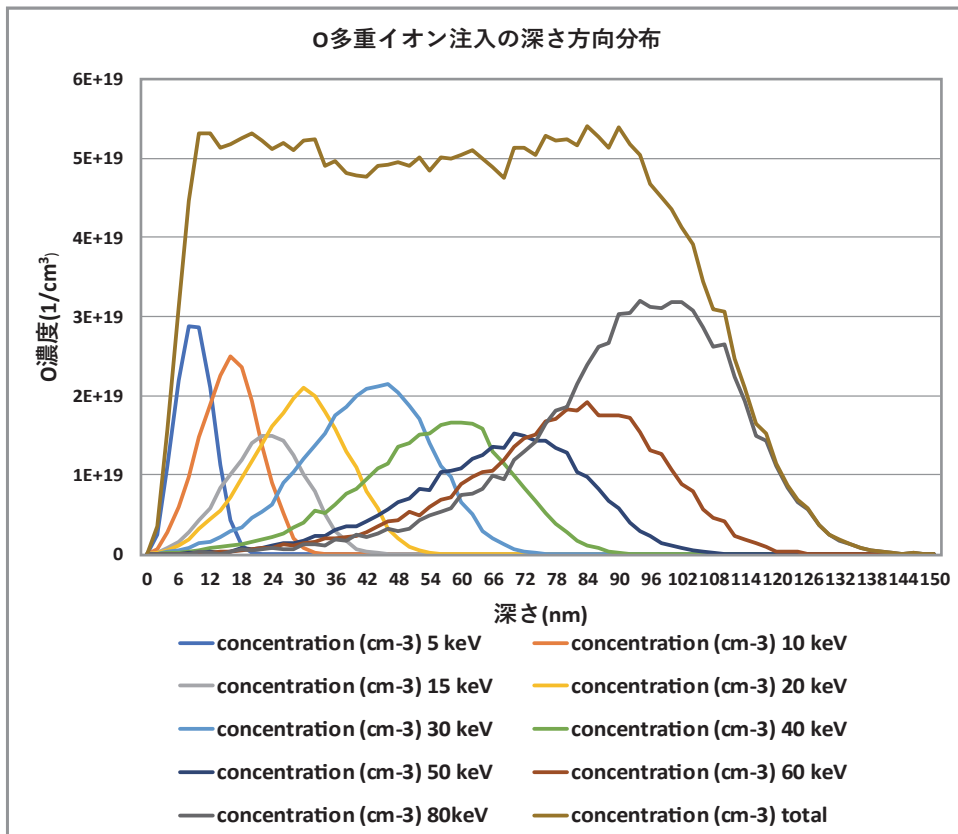


図 3. O⁺ を 5~80 keV でダイヤモンド基板へイオン注入した時の注入イオンの深さ方向分布.

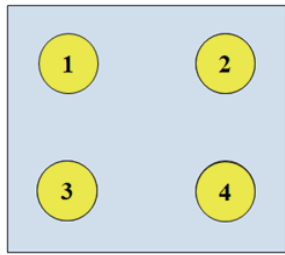


図 4. 電極配置平面図.

O 注入では基板表面から深さ 100 nm まで、平坦な O 濃度が $5.0 \times 10^{19}/\text{cm}^3$ の室温注入を行った。P 注入後アニール前と O 注入後アニール前において、電極オーミック性向上のため、電極下部に対し最表面のドーパント濃度が $1.0 \times 10^{20}/\text{cm}^3$ になるように、5 keV で P と O の追加注入を行った。イオン注入後、Ar 雰囲気下でポストアニールを行うが、そのままアニールすると、注入欠陥が回復せずに炭化する恐れがあるため、SiO₂ 膜をスパッタで 100 nm 程度蒸着し、Ar 雰囲気下でアニールした。アニール後、基板表面の SiO₂ 膜フッ酸処理で除去して、混酸、アルカリ洗浄、超音波洗浄によって基板表面を清浄化した。その後、マグネトロンスパッタ装置で、基板温度 400°C で Au/Pt/Ti(200/50/50 nm) の断面構造を持つ電極を基板表面に図 4 に示す平面配置で形成した。本研究では、Resi Test 8300 ホール効果測定装置（東陽テクニカ）を用いて電気特性を評価した。この装置での電気特性評価は Van der Pauw 法で行うので、図 4 に示した 4 個の電極配置で、各電極間の I-V 特性（オーミック特性）測定、シート抵抗測定、ホール効果測定を行なった。

結果と討論

900°C 注入 P 濃度 $5.0 \times 10^{19}/\text{cm}^3$ のシート抵抗とホール効果の測定結果

図 5 に平坦な平均 P 濃度が $5.0 \times 10^{19}/\text{cm}^3$ になるように 900°C で注入を行ったダイヤモンド基板のシート抵抗の絶対温度逆数依存性を示す。電気特性評価は、初めに室温測定を行った後に 800°C まで昇温し、その後 700°C………100°C と 100°C づつ降温して最後に室温での測定を再度行なった。未注入基板のシート抵抗よりも 900°C で平均 P 濃度 $5.0 \times 10^{19}/\text{cm}^3$ 注入した直後の方がシート抵抗の値が減少した。900°C 注入直後と 1150°C アニール後ではほとんど同様なシート抵抗値の値であった。これは注入温度がポストアニール温度と大きな差はないため、注入中にアニールされたものと思われる。さらに 300~600°C のシート抵抗測定温度範囲において、測定した絶対温度の逆数依存性の傾きから P の活性化エネルギーを求めると 0.6 eV という値が求められた。この活性化エネルギーの値は従来 CVD 法で P ドープした場合の活性化エネルギーの値とほぼ同じであった。しかしホール効果測定では n 型の判定はできなかった。このことに関しては、この条件下での P イオン注入においては、P がたとえ置換位置に導入されても注入中またはポストアニール中に 2 次欠陥（転移や積層欠陥）由来で形成されたサブバンドが伝導帯直下に形成された可能性がある。そのサブバンド中を電子キャリアが何らかのホッピング伝導を起こし、それ故に磁場鈍感になって、ホール効果が顕現しなかったのではないかと推量している。今後の重要な検討課題の一つである。

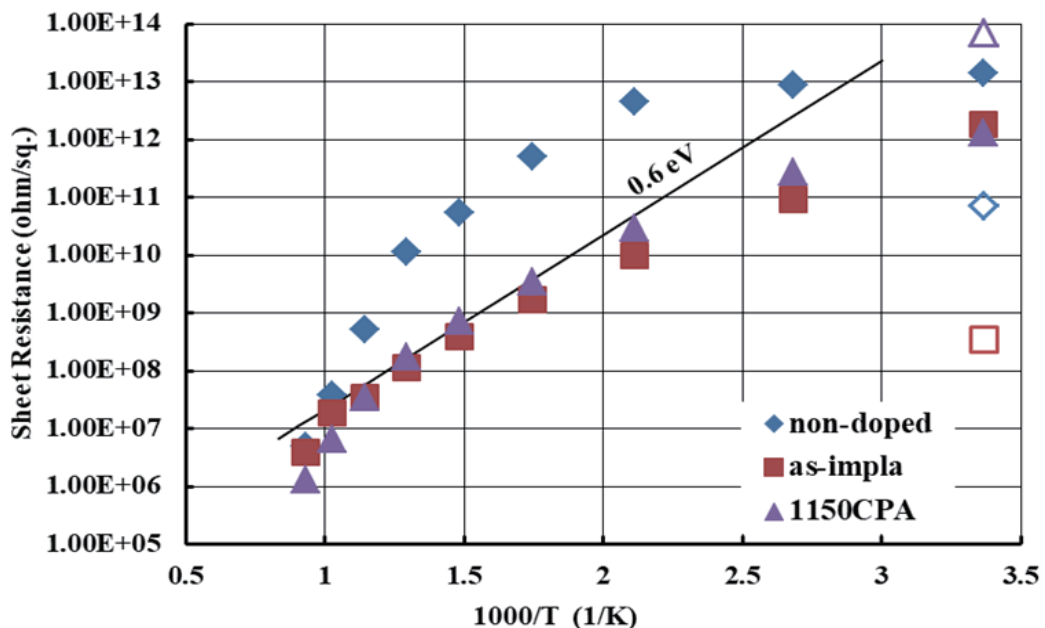


図 5. 900°C イオン注入 P 濃度が $5.0 \times 10^{19}/\text{cm}^3$ のダイヤモンド基板のシート抵抗の絶対温度逆数依存性.

900℃注入 P 濃度 $5.0 \times 10^{20}/\text{cm}^3$ のシート抵抗とホール効果の測定結果

図6に平坦な平均 P 濃度が $5.0 \times 10^{20}/\text{cm}^3$ になるように 900℃で注入を行なったダイヤモンド基板のシート抵抗の絶対温度依逆数依存性を示す。電気特性評価は P 濃度 $5.0 \times 10^{19}/\text{cm}^3$ と同様に、初めに室温測定を行った後に 800℃まで昇温し、その後 700℃……100℃と 100℃づつ降温して最後に室温で測定を再度行なった。P 濃度 $5.0 \times 10^{19}/\text{cm}^3$ と同様に P 注入することでシート抵抗が下がった。注入直後 500~700℃と、1150℃アニール後の 200~600℃の温度範囲のシート抵抗から、ほぼ P の活性化エネルギーと考えられている 0.6 eV が求められた。

ホール効果測定では、1150℃アニール後の 600℃と 700℃で*n*型の判定が出たが、この2点のシート

抵抗値から活性化エネルギーを求めたところ 0.16 eV であり、P の通常の活性化エネルギー（イオン化エネルギー）である 0.6 eV とは全く異なる低い値を得た。

P の置換位置への導入についての考察

P 濃度 $5.0 \times 10^{19}/\text{cm}^3$ の注入直後と 1150℃アニール後の試料と、P 濃度 $5 \times 10^{20}/\text{cm}^3$ の注入直後と 1150℃アニール後の2つの試料について、それぞれ測定温度範囲 500~700℃と 200~600℃のシート抵抗値から、P の活性化エネルギーである 0.6 eV に近い値が求められた。しかし、ホール効果測定では、P 濃度 $5.0 \times 10^{20}/\text{cm}^3$ で 1150℃アニール後の測定温度 600℃と 700℃しか*n*型と判定されず、またこの2点間の活性化エネルギーを求めると 0.16 eV だった。

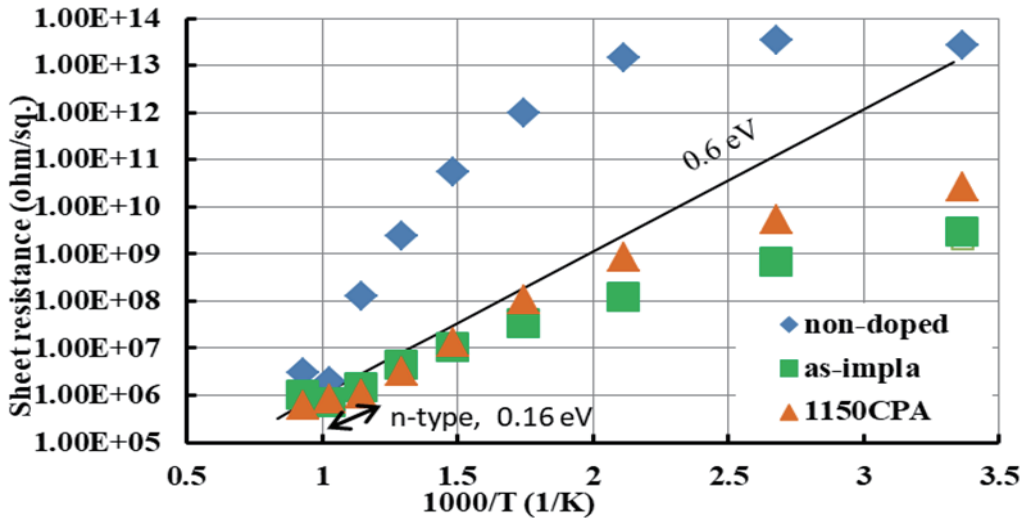


図6. 900℃イオン注入 P 濃度が $5.0 \times 10^{20}/\text{cm}^3$ のダイヤモンド基板のシート抵抗の絶対温度逆数依存性.

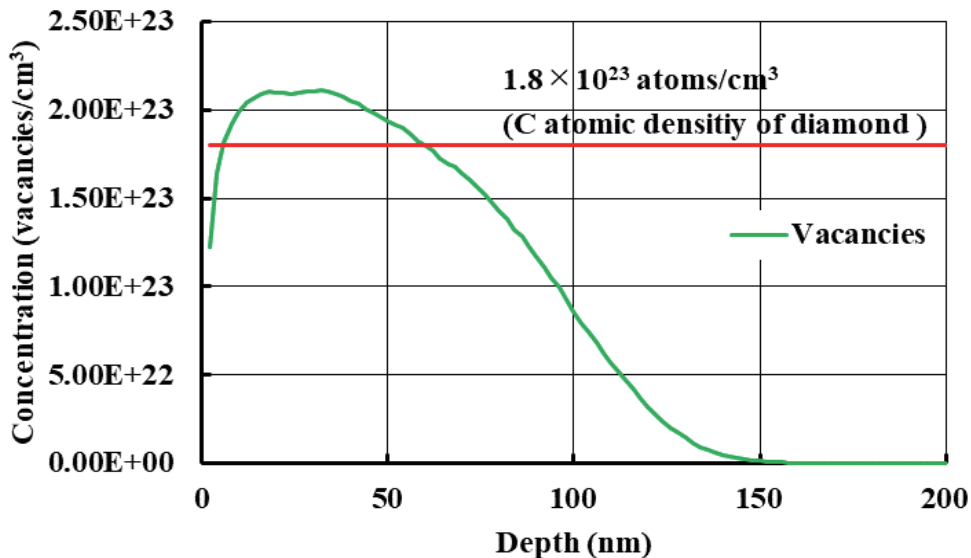


図7. イオン注入 P 濃度がダイヤモンド基板中で平均 $5.0 \times 10^{20}/\text{cm}^3$ 時の空格子点濃度の深さ依存性.

そのため、今回の条件では電子キャリアが伝導層を流れることによる電氣的活性化は起きていないと考えられる。この基板は、1150°Cアニール後に表面が炭化し、洗浄によって炭化部が除去された。この現象について注入欠陥との関連について考察した。図7にP濃度 $5 \times 10^{20}/\text{cm}^3$ になるようにイオン注入した時の注入欠陥（空格子点）濃度を示す。注入欠陥濃度のピークは約 $2.1 \times 10^{23}/\text{cm}^3$ である。この濃度はダイヤモンド中のC原子密度よりも高く、ダイヤモンドがアニールによって結晶回復できる注入欠陥の閾値である $10^{21} \sim 10^{22}/\text{cm}^3$ よりも多量である。Pイオン注入によってほぼ完全に結晶構造が破壊されている。今回のPイオン注入は基板温度900°Cで行ったために注入直後の1次欠陥は抑えられたがさらに1150°Cのアニールをすることによって基板表面が炭化（グラファイト化）した。また、600°Cと700°Cにおいてn型伝導が確認されたが、グラファイトによる伝導もn型伝導を示すことから、この伝導形態には1150°Cアニールにより形成された表面グラファイト伝導を含む可能性も考えられる。

RT注入P濃度 $1 \times 10^{19}/\text{cm}^3$ のシート抵抗とホール効果の測定結果

900°C注入でP濃度 $5.0 \times 10^{20}/\text{cm}^3$ では図6から注入量が多過ぎて高温側でのシート抵抗値の飽和傾向を示し活性化エネルギーが減少した。注入量を減らすことで注入欠陥濃度の低減を図った。P注入の目安として、B注入実験で、B濃度 $5.0 \times 10^{19}/\text{cm}^3$ の室温注入において良い結果が得られたことから、B濃

度 $5.0 \times 10^{19}/\text{cm}^3$ での注入欠陥濃度と同程度の注入欠陥ができる量である、P濃度 $1.0 \times 10^{19}/\text{cm}^3$ の室温P注入を行った。図8に注入温度と注入量の異なる、1150°Cアニール後のシート抵抗の絶対温度逆数依存性を示す。この図からP濃度が最低の $1.0 \times 10^{19}/\text{cm}^3$ の時、最も低抵抗になったが、どの温度範囲でもPの活性化エネルギーである0.6 eV付近のイオン化エネルギーは得られず、またホール効果測定によってn型伝導は確認されなかった。

P濃度 $1.0 \times 10^{19}/\text{cm}^3$ が低抵抗になる原因の考察

RT注入では図8から一番低いP濃度 $1.0 \times 10^{19}/\text{cm}^3$ でも900°C注入 $5.0 \times 10^{19}/\text{cm}^3$ や900°C注入 $5.0 \times 10^{20}/\text{cm}^3$ 以上に最も低抵抗になった。RT注入では900°C高濃度注入よりも多量の1次欠陥（注入直後に形成される空格子・格子間原子対形成を中心とした点欠陥集合体）を形成してポストアニールにより、高温高濃度注入より多量の2次欠陥が形成されたと思われる。その2次欠陥がサブバンドを形成してそこをホッピング伝導し、低抵抗化したと推量される。しかし、図8の傾きからサブバンドエネルギーレベルは伝導帯下0.6 eVより浅い0.2 eV程度である。また、ホッピング伝導している電子キャリアの運動は磁場に鈍感なのでpn判定もできない。Bイオン注入で良好な電気特性が得られた室温、 $5 \times 10^{19}/\text{cm}^3$ 程度の注入量、1150°Cアニールの組み合わせでは、P注入の場合とは全く異なる2次欠陥形成の様相を呈していると思われる。

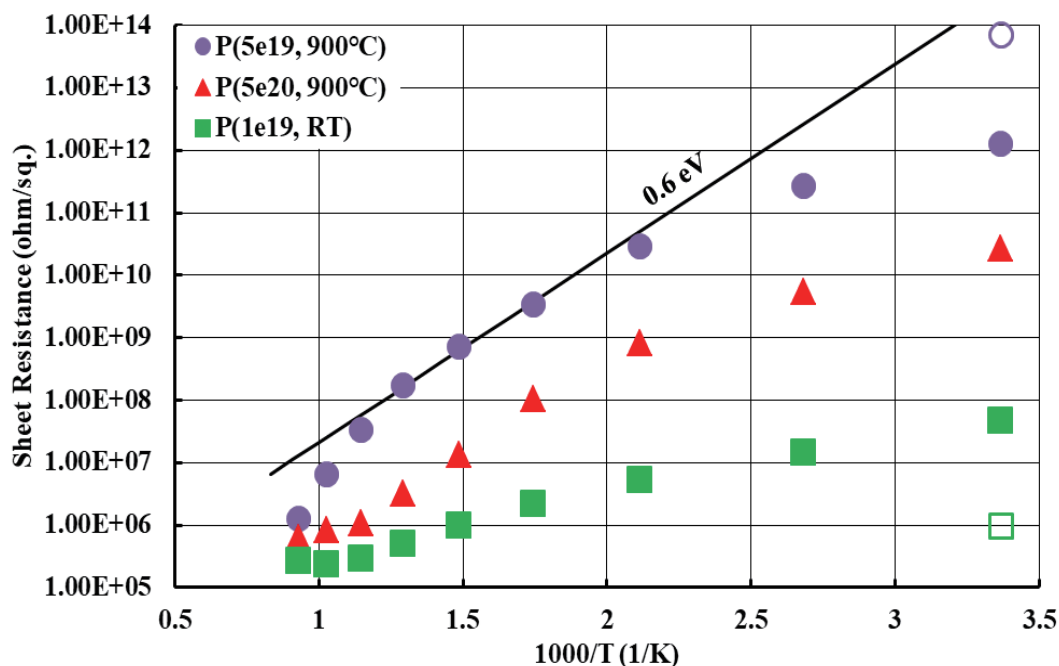


図8. 注入温度と注入量の異なるPイオン注入ダイヤモンド基板の1150°Cアニール後のシート抵抗の絶対温度逆数依存性。

RT 注入 P 濃度 $1.0 \times 10^{19}/\text{cm}^3$ の 1300°C アニール後のシート抵抗測定結果

室温注入で P 濃度 $1.0 \times 10^{19}/\text{cm}^3$ の 1150°C アニールでは *pn* 判定ができなかったため、さらに高温の 1300°C でアニールした。アニール前に、電極のオーミック特性を高める目的で、電極下部に基板温度室温で P の追加注入を行った。電気特性評価は初めに室温測定を行った後に 800°C まで昇温し、その後 700°C …… 100°C と 100°C ずつ降温して最後に室温で測定を再度行なった。これを 2 回繰り返した。図 9 に室温イオン注入した P 濃度 $1.0 \times 10^{19}/\text{cm}^3$ 、 1300°C アニール後のシート抵抗の絶対温度逆数依存性を示す。 1300°C アニール後では 1150°C アニール後よりも測定におけるノイズが大きく、信用できる測定結果が出なかった。1 回目の昇順の測定では、未注入基板のシート抵抗とほぼ同じシート抵抗であった。

1300°C アニール後のシート抵抗に関する考察

1300°C アニール後では測定におけるノイズが大きく、信用できる測定結果が出なかった。1 回目の昇順のシート抵抗が未注入基板のシート抵抗とほぼ変わらないため、 1300°C アニールによって注入欠陥がある程度回復したが、P の置換は起きていないと考えられる。しかし、未注入基板よりも測定におけるノイズが小さかったため、 1300°C アニールによって注入欠陥が完全に回復せず、注入欠陥の回復と同時にグラファイトなどが形成されたと考えられる。

1 回目の降順と 2 回目の昇順・降順のシート抵抗測定が下がっているが、これは測定中に温度を上げることで、基板表面に何か変化が生じた結果、表面伝導などによりシート抵抗が下がったと考えている。

RT 注入 O 濃度 $5.0 \times 10^{19}/\text{cm}^3$ の 1150°C アニール後のシート抵抗とホール効果の測定結果

O は P よりも C 原子の大きさに近いため注入欠陥があまり多く形成されないで置換位置への導入も容易であると考えた。そこで B 注入で良い結果が出ている平坦な平均濃度 $5.0 \times 10^{19}/\text{cm}^3$ で室温注入を行なった。また、電極のオーミック性を向上させるため、電極下部に室温で O を追加注入をした。

図 10 に室温注入した平均 O 濃度 $5.0 \times 10^{19}/\text{cm}^3$ で 1150°C アニール後のシート抵抗の絶対温度逆数依存性を示す。1 回目 2 回目の測定共に、降順のシート抵抗が昇順よりも下がった。また、1 回目の測定よりも 2 回目の測定の方がシート抵抗が全体的に高くなった。ホール効果測定では、ほぼ全ての温度で測定ノイズが大きく信用できる値が出ていないが、 $500\sim 600^\circ\text{C}$ で *p* 型伝導が確認された。

RT 注入 O 濃度 $5.0 \times 10^{19}/\text{cm}^3$ の 1300°C アニール後のシート抵抗とホール効果の測定結果

図 11 に室温注入した平均 O 濃度 $5.0 \times 10^{19}/\text{cm}^3$ で 1300°C アニール後のシート抵抗の絶対温度逆数依存性を示す。 1150°C アニール後と同様に、降順でのシート抵抗が昇順よりも減少した。ホール効果測定では、測定ノイズが大きく信用できる値が出ていないが、 $500\sim 600^\circ\text{C}$ で *p* 型伝導が確認された。

シート抵抗が昇順・降順で変動する原因の考察

一連の実験結果から、O 注入でも P 注入と同様に昇順よりも降順のシート抵抗が下がるという現象が室温注入試料において見られた。これについては、測定温度は室温～最大 800°C である。これは 1150°C

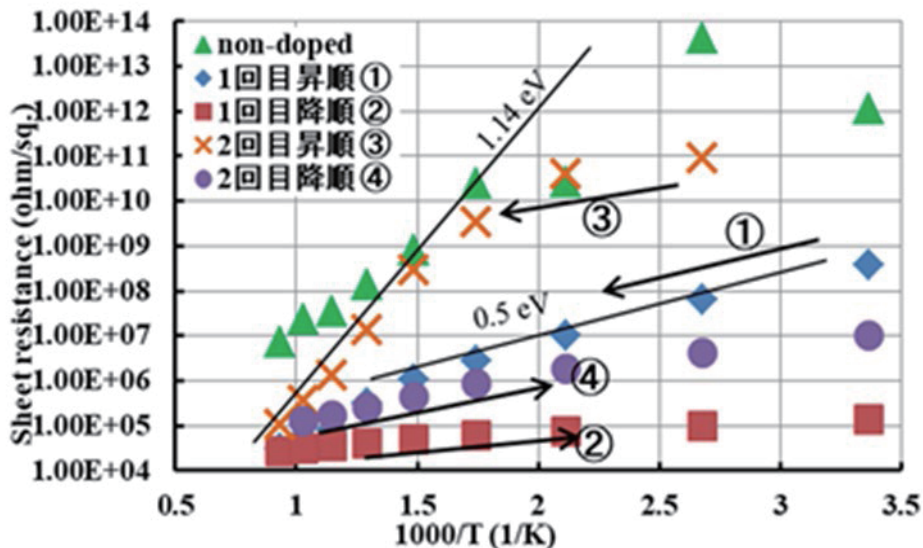


図 9. 室温イオン注入 P 濃度の平均が $1.0 \times 10^{19}/\text{cm}^3$ の 1300°C アニール後のシート抵抗の絶対温度逆数依存性。

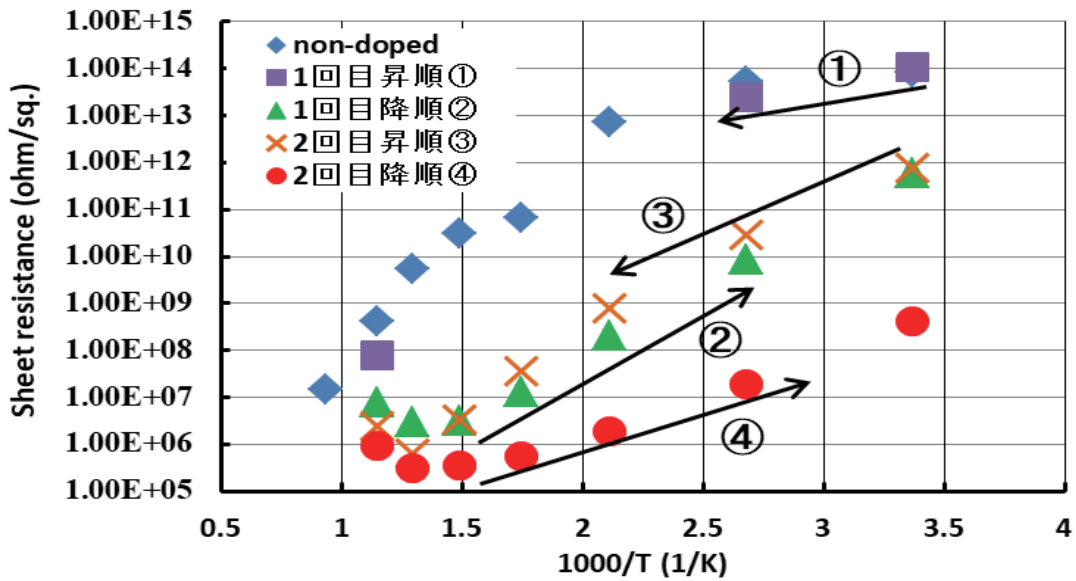


図 10. 室温イオン注入 O 濃度の平均が $5.0 \times 10^{19}/\text{cm}^3$ で 1150°C アニール後のシート抵抗の絶対温度逆数依存性.

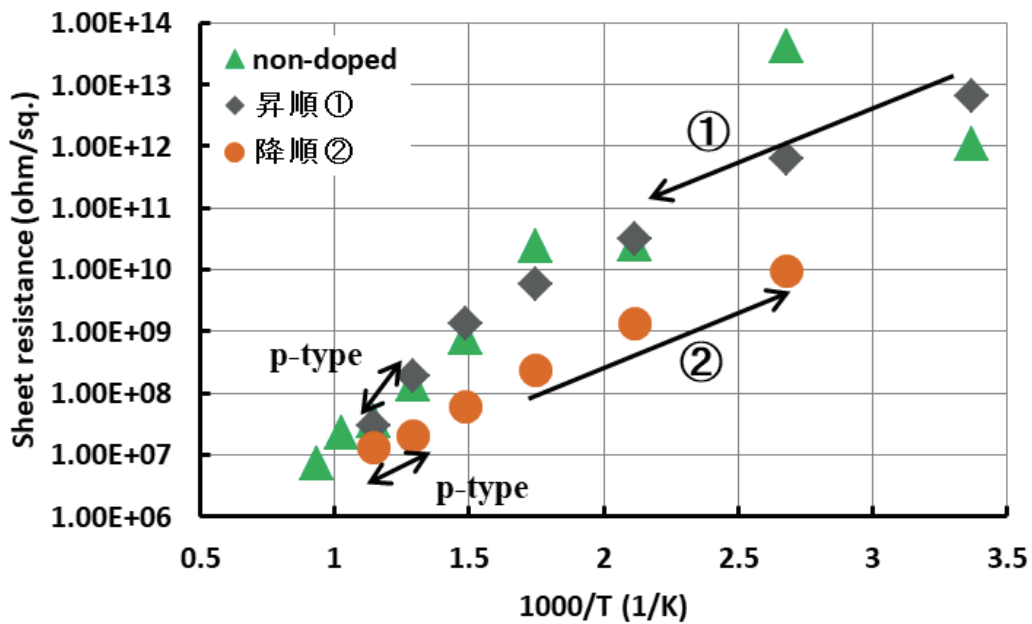


図 11. 室温イオン注入 O 濃度の平均が $5.0 \times 10^{19}/\text{cm}^3$ である試料の 1300°C アニール後のシート抵抗の絶対温度逆数依存性.

または 1300°C のポストアニール温度より低温である。アニール後のシート抵抗やホール効果測定においてさらに室温 ~800°C という温度範囲で熱履歴が加わる。その熱履歴の昇温過程で室温注入直後に形成された 1 次欠陥がポストアニールと測定のための昇温過程により、さらなる 2 次欠陥の成長が促進されと思われる。ポストアニールや測定中の昇温過程の中で欠陥回復が起こると同時に 2 次欠陥の形成がある程度進行してサブバンドを形成した。そこを電子キャリアがホッピング伝導したと推量した。従って、シート抵抗は下がったものの、2 次欠陥中を電子キャリアがホッピング伝導したためにホール測定による n 型顕現がなかったと思われる。図 10 の 1150°C ア

ニールした試料において 1 回目の測定よりも 2 回目の測定の方がシート抵抗が上昇している原因は、1 回目の測定後に基板洗浄したため、基板表面に 1 回目の昇温測定中に何らかの変化（例えば O の拡散と表面からの離脱）が起こり、基板内部の伝導物質が減少してシート抵抗が上昇した可能性も考えられる。1300°C アニール後では、昇順のシート抵抗が未注入基板とほぼ同じシート抵抗であることから、1300°C アニールでは O 注入欠陥はほぼ回復していると考えられる。また、基板中に残ったドーパント O は電気的に活性化してサブバンド中をホッピング伝導しているが、pn 判定はできなかった。

まとめと今後の展望

本実験では、IIa 型 CVD ダイヤモンド基板に対し、基板温度室温または 900°C で P 注入し、1150°C、1300°C アニールによって形成した P ドープダイヤモンドと、基板温度室温で O 注入し、1150°C、1300°C アニールによって形成した O ドープダイヤモンドについて電気特性評価を行なった。P 注入に関しては 900°C 注入で平坦な平均 P 濃度が $5.0 \times 10^{19}/\text{cm}^3$ の場合、注入直後と 1150°C アニール後および $5.0 \times 10^{20}/\text{cm}^3$ の 1150°C アニール後の 300~600°C の測定温度範囲のシート抵抗から P の活性化（イオン化）エネルギー付近である 0.6 eV が求められた。P 濃度 $1.0 \times 10^{19}/\text{cm}^3$ の 1150°C アニール後は最も低抵抗になったが、100~700°C の温度範囲におけるシート抵抗から活性化エネルギーを求めると 0.2 eV と非常に小さな値になった。そして 1300°C アニールではシート抵抗の値が未注入基板とほぼ同じになった。ホール効果測定では P 濃度 $5.0 \times 10^{20}/\text{cm}^3$ の 1150°C アニール後の 600°C と 700°C の測定温度においてのみ *n* 型伝導が確認された。しかし、小さな活性化エネルギーからグラファイト由来の伝導であるかもしれない。また、室温注入ではシート抵抗値の測定値が昇温時の方が降温時よりも大きく、顕著なヒステリシス現象が観測された。結論的には今回の注入・アニール条件では、P は置換はされていないか、されていても *n* 型を示す通常の伝導帯におけるバンド伝導は起きていないと考えられる。

O 注入に関しては室温注入のみの実験結果だけではあるが、平坦な平均 O 濃度 $5 \times 10^{19}/\text{cm}^3$ の注入で、昇順測定よりも降順測定の方がシート抵抗が下がるというヒステリシス現象が P の室温注入と同様に観測された。これについては、測定温度を最高 800°C まで上昇させる時に基板内部において 1 次欠陥回復と同時に 2 次欠陥形成等の何らかの変化が起きてホッピング伝導を誘起したことがヒステリシス現象の原因と考えた。P 注入でも O 注入でもヒステリシス現象が起きるのは室温注入の時のみであるようだ。また、O 注入では測定温度によっては *n* 型ではなく、*p* 型が顕現したり非常に複雑な現象を示した。これらの現象を包括的に理解するためにはイオン注入中やポストアニール中、あるいは測定中に形成されるであろう 2 次欠陥の挙動やドナー準位付近に位置するであろうフェルミエネルギー準位のレベルについてさらなる考察・検討が必要である。P 注入と同様に今回の O 注入実験条件でも明確な *pn* 判定が困難であり、たとえ O が置換位置へ入って電子キャリアを放出しても、そのキャリア電子が走行するバンドは伝導帯ではなく、伝導帯付近あるいはバンドギャッ

プ中深部に形成されている可能性のあるサブバンドをホッピング伝導している可能性もある。すると必然的にキャリアの運動は磁場に対して鈍感になり、*pn* 判定は困難になる。以上のように、B イオン注入で得られた実用化レベルの良好な電氣的測定結果と比較すると *n* 型ドープイオン注入による電氣的活性化に関しては非常に多くの克服すべき問題点が残っている。特にホール効果測定において *pn* 判定が困難であることの原因として、注入中あるいはポストアニール中あるいは測定中に形成される 2 次欠陥を起因とするサブバンドの形成とそこをホッピング伝導するメカニズムを明らかにすることが重要である。これら議論の詳細についてはどこにも発表していないが、今まで得られたデータを整理して結果をまとめ、参考文献として挙げた論文^{4,8)}に発表した。

今後の展望として、*n* 型ダイヤモンド作製のために、(1) 浅いドナー準位を形成しかつ C 原子と原子半径が近いドープメントの探索、(2) 導入した不純物の置換および活性化を促す注入プロセス（注入中温度、ポストアニール温度、注入量）の検討、(3) 液体窒素温度から 1000°C 近くまでの幅広い温度範囲でのイオン注入、という大きな 3 つの項目についてさらなる検討を行う。

さらに、*n* 型化が期待されるドープメント元素の種類に関してそのイオン化エネルギーを第 1 原理計算を含めた検討をする。N, P, As 等の V 族元素に関して同様に注入温度、ポスト熱処理温度、注入量の最重要パラメータの最適化を行い、イオン注入による *n* 型半導体の形成を試みる。そしてこれらイオン注入 *n* 型ドープメント元素の電氣的活性化の可能性を追求する。

ドープメント N に関して

N 原子はドナー準位が深く、伝導帯の下 1.4 eV ~ 1.7 eV である。注入量にもよるが、室温から *n* 型を顕現するにはかなり困難を伴う。実際、数百 ppm も N ドープされた Ib 型ダイヤモンド基板においては 200 ~ 300°C からしか、*n* 型を発現しなかった。しかし、ダイヤモンド半導体を構成する母材 C 原子と同程度の原子半径なので B と同様に比較的容易に置換位置に導入できるかもしれない。それ故、N の高ドーズ注入で高抵抗の可能性はあるが、室温から *n* 型を顕現できるかもしれない。

ドープメント P, As, Sb に関して

P のドナー準位は伝導帯の下 0.6 eV ~ 0.7 eV である。As は 0.4 eV で、B のアクセプタ準位とほぼ同じである。Sb は 0.2 eV で一番浅い準位である。しかし、

いずれの n 型ドーパント原子も C よりも原子半径が大きい。置換位置にドーパント原子を導入するには困難を伴う。実際、CVD 法で P を同時にドーピングして n 型薄膜形成を試みると、B を CVD でドーピングして p 型を形成するよりもはるかに困難である。まして、イオン注入で P や As 等の原子半径の大きな元素を置換位置に導入するのは困難であるというのが世界中の共通認識であり常識であった。注入中温度を高温にして注入時に導入される欠陥を減少させても、ポスト熱処理でドーパント原子をうまく置換位置に導入できるかどうかさえも不透明であった。そこでそのような場合に対処する方法として、ポスト熱処理法に関して以下の新しい方法を提案・計画している。

MeV 級イオン照射による新しいポスト熱処理法

この新しいポスト熱処理方法は、この理学誌論文の First 著者である研究代表者が学位取得時以前に執筆していた各種論文に基づいて発想した⁷⁻¹⁷⁾。Si 半導体分野で使われているイオン注入技術は数十~100 keV 程度の注入エネルギーでドーパント等のイオン注入を行うことが主流である。本理学論文誌の著者は数 MeV 程度のエネルギーで深い注入層を形成して Si デバイスを作製することを主眼に、その基本的な照射損傷や注入イオンの詳細な分布を研究してきた。その中で MeV 級イオン照射が Si 基板に与えるダメージが計算値よりも著しく減少していることに気が付いた。これはいわゆる照射中欠陥アニールとも呼ぶべき現象 (SIBA, Self Ion Beam Annealing)⁸⁾ である。この SIBA 機構を徹底的に検討する中で得た結論は以下の様である。

MeV 級イオンの原子核的弾性衝突で形成される空格子点・格子間原子が再結合して結晶が回復する際に、MeV 級イオン照射に伴う電子的非弾性散乱で多量の電子・正孔対が形成される。それらが再結合して輻射エネルギーが解放されるときに、空格子点・格子間原子の拡散係数が輻射エネルギーにより増速されて効率的に結晶が回復するという機構が働いていると推論した。例えば 2 価に負にチャージされた拡散係数の大きい空格子点を形成するとか、電子・正孔対が再結合する際に解放される輻射エネルギーが格子間原子に転移され、空格子点・格子間原子の再結合 (再結晶化) を促進・増速する。こうして、計算値よりも格段に少ない欠陥しか Si 基板に残さず、照射中の欠陥回復が活発に行なわれる。

実はこの MeV 級イオンは、基板単結晶表面上に非晶質 Si 層が存在している時に照射すると、非晶質 Si 層を 300°C 以下の極めて低温で Si 基板単結晶

の結晶方位と同じ方位に 2 次元エピタキシャル成長させる働きがあることが分かった (IBIEC, Ion Beam Induced Epitaxial Crystallization)¹⁰⁻¹⁹⁾。これらの知見をまとめて本論文の First 著者は東京大学から理学博士の学位を取得した。また、この現象を低温での大面積 SOI (Si On Insulator) 構造形成に応用し、2 つの特許を取得している^{20, 21)}。イオン照射で進行する低温エピタキシャル成長現象は、通常熱処理による固相エピタキシャル成長が熱平衡過程による単結晶化現象なのに対して、非熱平衡過程による低温度における結晶化現象である。この IBIEC がダイヤモンド単結晶にイオン注入した P や As のような C 原子よりも原子半径が大きい元素を置換位置に導入することを、その非熱平衡的な特長ゆえに可能ならしめると考えた。すなわち MeV 級 IBIEC は照射直後、個別のイオン飛跡の周囲に多量の空格子点・格子間原子対を形成する。それらが基板温度によって決定される拡散係数で移動して再結合して結晶回復が起こる。さらにその飛跡に沿って同時に形成される多量の電子・正孔対が再結合する時に解放される輻射エネルギーが、格子間母材原子や格子間位置にあるドーパント原子に転移される。そして熱振動状態にあるそれらの原子に転移された輻射エネルギーが加わり、格子間位置にある母材原子やドーパント原子が格子位置 (置換位置) に大きく変位する。即ち、母材格子間原子は空格子点との再結合後に再結晶化する。また、格子間ドーパント原子を空格子点に導き、そこで置換されて電氣的に活性化される¹²⁻¹⁹⁾。その結果、MeV 級イオン照射は注入ドーパント元素を効率的に置換位置に導入して電氣的に活性化させることが期待できると推論した。そのみならず、MeV 級 IBIEC によりアニールするとその低温での結晶性回復現象により、1 次欠陥がアニール中に 2 次欠陥に成長する可能性も低いのではないかと推論している。すなわち Si プロセスの場合、注入されたドーパント原子を活性化させる手法として、最初に低温 (500~600°C) でエピタキシャル成長させて 1 次欠陥を消滅させ、続いて 1000°C 以上の高温で注入ドーパントイオンの活性化と 2 次欠陥の発生を抑えるという 2 段階アニールを行なうことが有用であるという報告がある。最初から低温 (電気炉による通常熱処理で起こる固相エピタキシャル成長温度よりもさらに低い温度) でアニール処理を一度で済ませれば、ダイヤモンド基板に対してドーパント原子を置換位置に効率的に導入すると同時に 2 次欠陥形成も抑制できるので結果的にサブバンド形成も抑制できる。その帰結としてホッピング伝導さえも抑えることが出来るのではないかと考えている。

謝辞

本研究の一部は、神奈川県総合理化学研究所共同研究助成金 (RIIS201902) の援助を受けた。

文献

- 1) Koizumi S, Kamo M and Sato Y (1997) Growth and characterization of phosphorous doped {111} homoepitaxial diamond thin films. *Appl. Phys. Lett.* **71**: 1065.
- 2) Seki Y, Hoshino Y and Nakata J (2019) Remarkable p-type activation of heavily doped diamond accomplished by boron ion implantation at room temperature and subsequent annealing at relatively low temperatures of 1150 and 1300°C. *Appl. Phys. Lett.* **115**: 072103.
- 3) Seki Y, Hoshino Y and Nakata J (2020) Electrical properties and conduction mechanisms of heavily B⁺-ion-implanted type IIa diamond: effects of temperatures during the ion implantation and postannealing upon the electrical conduction. *Jpn. J. Appl. Phys.* **59**: 021003.
- 4) 稲垣俊哉, 森谷 昂, 関 裕平, 星野 靖, 中田穰治 (2018) ダイヤモンド半導体のn型ドーパント高温イオン注入による電気的活性化の研究. 第37回法政大学イオンビーム工学研究所シンポジウム予稿集. p.34.
- 5) 稲垣俊哉, 森谷 昂, 関 裕平, 星野 靖, 中田穰治 (2019) ダイヤモンド半導体のn型ドーパント高温イオン注入による電気的活性化の研究. 第38回法政大学イオンビーム工学研究所シンポジウム予稿集. p.37
- 6) 稲垣俊哉, 関 裕平, 星野 靖, 中田穰治 (2019) イオン注入とポストアニールによって形成したPドーパントIIa型CVDダイヤモンドの電気特性評価. 第80回応用物理学会秋季学術講演会予稿集. DVD.
- 7) 関 裕平, 星野 靖, 中田穰治 (2019) 室温¹¹B⁺イオン注入及び1150°C, 1300°Cアニール処理によるIIa型ダイヤモンド基板への高効率p型ドーピング. 第80回応用物理学会秋季学術講演会予稿集. DVD.
- 8) Inagaki T, Seki Y, Hoshino Y and Nakata J (2019) Electrical properties of diamond formed by P⁺ ion implantation at 900°C and at room temperature followed by 1150°C annealing. *Proceedings of 38-th symposium on Materials Science and Engineering Research Center of Ion Beam Technology, Hosei University.* in press.
- 9) Nakata J, Takahashi M and Kajiyama K (1981) In situ self ion beam annealing of damage in Si during high energy (0.53MeV-2.56MeV) As⁺ ion implantation, *Jpn. J. Appl. Phys.* **20**: 2211-2221.
- 10) Nakata J and Kajiyama K (1982) Novel low-temperature recrystallization of amorphous silicon by high-energy ion beam, *Appl. Phys. Lett.* **40**: 686-688.
- 11) Nakata J and Kajiyama K (1982) Novel Low Temperature ($\leq 300^\circ\text{C}$) annealing of amorphous Si by scanned high energy heavy ion beam. In: *Proceedings of the 13th Conference on Solid State Devices, Tokyo, 1981.* *Jpn. J. Appl. Phys.* **21** (Supplement **21-1**): 211-216.
- 12) Nakata J (1991) Mechanism of low-temperature ($\leq 300^\circ\text{C}$) crystallization and amorphization for the amorphous Si layer on the crystalline Si substrate by high energy heavy-ion beam irradiation. *Phys. Rev.* **B43**: 14643-14668.
- 13) Nakata J (1994) The role of inelastic electronic scattering in low-temperature crystallization of amorphous Si under high-energy heavy-ion beam irradiation. *Invited lecture in to the International Conference on the Application of Accelerators in Research and Industry November 7-10, Denton, Texas, U.S.A.*
- 14) 中田穰治 (1995) 『イオンビーム誘起低温結晶成長』—その機構と応用—. 荷電粒子ビームの工業への応用132委員会第129回講演会論文集 1-8頁. pp.1-8.
- 15) Nakata J (1996) Evidence of enhanced epitaxial crystallization at low temperature by inelastic electronic scattering of mega-electron-volt heavy-ion beam irradiation. *J. Appl. Phys.* **79**: 682-698.
- 16) Nakata J (1996) Reply to comment on evidence of enhanced epitaxial crystallization at temperature by inelastic electronic scattering of mega-electron-volt heavy-ion beam irradiation. *J. Appl. Phys.* **80**: 4235-4239.
- 17) Nakata J (1997) Enhanced crystallization of amorphous Si containing hydrogen without oxygen during ion-beam irradiation at 310°C and during furnace annealing below 450°C. *J. Appl. Phys.* **82**: 5433-5445.
- 18) Nakata J (1997) Epitaxial crystallization during 600°C furnace annealing of amorphous Si layer deposited by low-pressure chemical-vapor-deposition and irradiated with 1-MeV Xe-ions. *J. Appl. Phys.* **82**: 5446-5459.
- 19) Nakata J (1999) Annealing of ion implanted defects in diamond by MeV ion-beam irradiation. *Phys. Rev.* **B60**: 2747-2761.
- 20) 中田穰治, 梶山健治 特許第1316930号「非晶質膜上の単結晶形成方法」
- 21) 中田穰治, 梶山健治 特許第1683801号「単結晶層上の非晶質層または多結晶層の結晶成長法」